

# ARQUITECTURA DE SISTEMAS PARALELOS 2.

## PROGRAMA 2001/2002.

Facultad de Informática y Estadística. Cuarto Curso de Ingeniería Informática.

Profesores: D. Fernando Díaz del Río (coordinador), D. Antón Civit Balcells, D. Saturnino Vicente Díaz (y profesor a contratar).

### Temario de la asignatura Arquitectura de Sistemas Paralelos 2.

---

#### TEMA 0 PRESENTACIÓN DE LA ASIGNATURA (T: 1H).

---

#### TEMA 1 ARQUITECTURAS ENCADENADAS AVANZADAS (T: 6H P: 2H).

---

##### 1.1 Enfoques del paralelismo a nivel de instrucciones.

- Enfoque superescalar.
- Enfoque VLIW.
- Enfoque supersegmentado (*superpipeline*).

##### 1.2 Procesadores RISC superescalares.

- El coste hardware y la replicación de unidades funcionales.
- Políticas de búsqueda: ventanas de instrucciones.
- El problema de la emisión de instrucciones y otros problemas de implementación.
- Modelos superescalares para el DLX.
- Descripción de ejemplos reales.

##### 1.3 Ejecución especulativa y predicativa.

- Especulación software.
- Especulación software con ayuda del hardware.
- Ejecución predicativa.
- Especulación hardware: *buffer* de reordenación.

##### 1.4 Paralelismo de instrucciones disponible.

- Paralelismo de instrucciones en las aplicaciones: programas enteros, científicos y multimedia.
- Recursos futuros.
- Estimación de ILP alcanzable: principales cuellos de botella.

##### 1.5 Procesadores CISC encadenados y superescalares.

- Macrosegmentación.
- Microsegmentación.
- Partición del conjunto de instrucciones.
- Superescalares CISC con núcleos de instrucciones RISC.

##### 1.6 Organización y gestión de la memoria en procesadores avanzados.

- Algunas mejoras en el acceso: influencia en las prestaciones.
- Estructura de los accesos a instrucciones y a datos.
- Bancos de memoria.
- Caches no bloqueantes.
- Reorganización estática de accesos.



DEPARTAMENTO DE ÁLGEBRA

*Handwritten signature: D. Civit*

*Handwritten signature: F. Díaz del Río*

*Handwritten signature: S. Díaz*

- Prebúsquedas software y hardware.
- 1.7 Organización y gestión de los sistemas de E/S en sistemas avanzados.
  - Dispositivos.
  - Redundancia.
  - Medidas e influencia en las prestaciones.
- 1.8 El problema de las excepciones: interrupciones precisas.
  - Excepciones en cadenas enteras.
  - El problema de los saltos retrasados y de las instrucciones largas.
  - Métodos de tratar las excepciones de forma precisa: ficheros de futuro y de historia.
  - Otros métodos: modos de ejecución, detección adelantada de riesgos de excepciones.

---

## TEMA 2      SISTEMAS MULTIPROCESADORES (T: 9H P: 3H).

- 2.1 Introducción.
  - Conceptos básicos y modelos de arquitecturas paralelas.
  - Medidas de rendimiento y productividad: implicaciones de la Ley de Amdahl y de la Ley de Gustafson.
  - El concepto de escalabilidad.
  - Pros y contras de los multiprocesadores.
- 2.2 Taxonomía.
  - Clasificación de Flynn: en función del flujo de instrucciones y datos.
  - Clasificación según la granularidad (computación básica partido por comunicación básica asociada).
  - Clasificación según la organización de la memoria.
- 2.3 Características de las aplicaciones.
  - Cargas multitarea.
  - Aplicaciones paralelas y caracterización.
  - Degradación de la escalabilidad.
  - Modelos de programación.
- 2.4 Redes básicas de interconexión.
  - Redes directas frente a indirectas.
  - Elementos de un conmutador.
  - Caracterización de las principales topologías.
- 2.5 Multiprocesadores con memoria centralizada.
  - Sistemas basados en bus común.
  - Protocolos de coherencia de caches (husmeo o *snoop*).
  - Otras arquitecturas.
- 2.6 Multiprocesadores con memoria compartida y distribuida.
  - Escalabilidad.
  - Coherencia de caches (directorios).
  - Otros sistemas alternativos (arquitecturas de memoria atractivas y de memoria virtual compartida).
- 2.7 Sistemas multicomputadores.
  - Utilización conjunta de estaciones de trabajo y librerías de paso de mensajes.
  - Otras arquitecturas.
  - Técnicas de conmutación. Modelado temporal.
  - Técnicas de encaminamiento.
- 2.8 Sincronización y consistencia de memoria.
  - Primitivas básicas hardware.

- Cerrojos, barreras y otros mecanismos.
- Consistencia fuerte y débil.
- Influencia en el rendimiento.

### TEMA 3 ARQUITECTURAS VECTORIALES (T: 5H P: 2H).

- 3.1 Aplicaciones científicas y multimedia.
- 3.2 Arquitecturas vectoriales segmentada básicas.
  - Arquitectura vectorial basada en registros.
  - Arquitectura vectorial memoria-memoria.
  - Versión vectorial de DLX: *DLXV*.
- 3.3 Modelos específicos de evaluación de prestaciones.
- 3.4 Técnicas de vectorización.
  - Control de longitud del vector y extracción por vetas.
  - Acceso no secuencial y disperso.
  - Ejecución condicional y vectores máscara
- 3.5 Computadores SIMD.
  - Organizaciones básicas y elementos de proceso.
  - Ejemplos de programación.
- 3.6 Extensiones multimedia.
  - Núcleos multimedia en procesadores de propósito general.
  - Procesador DLX multimedia.
  - Impacto en las prestaciones.



### TEMA 4 TENDENCIAS FUTURAS (T: 1H P: 0H).

- 4.1 Evolución/revolución.
- 4.2 Tendencias en la tecnología: evolución de la tecnología, factores determinantes para la arquitectura, nuevos dispositivos.
- 4.3 Tendencias en las aplicaciones: evolución de las aplicaciones, futuro a corto y largo plazo.
- 4.4 Tendencias en la arquitectura: evolución de la arquitectura, búsquedas de paralelismo, nuevas filosofías arquitectónicas, tendencias en redes y buses.

## Prácticas de Arquitectura de Sistemas Paralelos 2.

Todas las prácticas incluyen una explicación previa (aproximadamente 0.5 horas) de los conceptos necesarios y de la metodología a seguir. La duración completa, incluyendo la explicación previa, elaboración del software y realización de pruebas es de alrededor de dos horas, aunque en función de la disponibilidad de laboratorios, las prácticas se podrán subdividir en varias sesiones.

Se impartirán las siguientes prácticas a lo largo del cuatrimestre:

*Práctica 1. Optimización de software para un procesador Pentium P6.*

*Práctica 2. Comparativa de prestaciones entre computadores avanzados (uso de optimizaciones de los compiladores).*

*Práctica 3. Coherencia de caches en multiprocesadores con memoria centralizada.*

*Práctica 4. Ejecución de software en un sistema multicomputador.*

*Práctica 5. Procesadores vectoriales.*

## Sistema de Evaluación.


El examen de la asignatura constará de una parte teórica, que tendrá un valor en torno al 30% de la nota del examen, y otra de problemas (aproximadamente el 70% de la puntuación final). La correcta realización de las prácticas es condición indispensable para aprobar la asignatura.

## BIBLIOGRAFIA BASICA.


- [H&P96] J.L. Hennessy, D.A. Patterson "Computer Architecture. A Quantitative Approach". Morgan-Kaufmann (Second Edition), 1996.
- [CULLER99] D. Culler, J. P. Singh (with A. Gupta). *Parallel Computer Architecture, A Hardware/Software Approach*. Edit. Morgan Kaufmann. 1999.
- [SIMA97a] D. Sima, T. J. Fountain, P. Kacsuk. *Advanced Computer Architectures*. Edit. Addison-Wesley. 1997.
- [HWAN98] K. Hwang, Z. Xu. *Scalable Parallel Computing: Technology, Architecture, Programming*. Edit. McGrawHill. 1998.
- [STON90] H.S. Stone, "High-Performance Computer Architecture". Addison-Wesley (Second Edition) 1990.
- [HWAN93] K. Hwang "Advanced Computer Architecture: Parallelism, Scalability, Programmability". McGraw-Hill, 1993.
- [KOGG81] P. M. Kogge "The Architecture of Pipelined Computers". McGraw-Hill, 1981.
- [LILJ91] D.J. Lilja, "Architectural Alternatives for Exploiting Parallelism". IEEE Comp. Soc. Press, 1991.
- [JOHN91] M. Johnson, "Superscalar Microprocessor Design". Prentice-Hall, 1991.
- [ALMA94] G.S. Almansí, A. Gottlieb "Highly Parallel Computing". Benjamin/Cummings (Second Edition), 1994.
- [KUMAR94] V. Kumar, A. Grama, A. Gupta, G. Karypis. "Introduction to Parallel Computing" Benjamin/Cummings (Second Edition), 1994.
- [DUATO97] J. Duato, S. Yalamanchili, Lionel Ni. *Interconnection Networks*. IEEE Computer Society. Los Alamitos. California (USA). 1997.
- [TANE99] A. S. Tanenbaum. *Structured Computer Organization*. Prentice Hall. 1999. Fourth Edition.

## BIBLIOGRAFIA COMPLEMENTARIA.

- [TRED95] N. Tredennick, "Technology and Business: Forces Driving Microprocessor Evolution". *Proc. Of the IEEE*, vol. 83, no. 12, Diciembre 1995.
- [H&P95] D.A. Patterson, J.L. Hennessy "Organización y Diseño de Computadores. La Interfaz Hardware/Software". McGraw-Hill, 1995.
- [STAL96] W. Stallings, "Computer Organization and Architecture. Designing for Performance". Prentice Hall, 1996 (Fourth Edition).
- [ANTO96] J.L. Antonakos, "An Introduction to the Intel Family of Microprocessors". Prentice Hall, 1996 (Second Edition).
- [SMIT95] J.E. Smith, G.S. Sohi, "The Microarchitecture of Superscalar Processors". *Proc. of the IEEE*, vol. 83, no. 12, December 1995.
- [WALL93] D. W. Wall, "Limits of Instruction-Level Parallelism". WRL Research Report 93/6, DEC 1993.
- [ALPE93] D. Alpert, D. Avnon "Architecture of the Pentium Microprocessor". *IEEE Micro*, June 1993 (pp. 11-21).
- [LENO95] D.E. Lenoski, W. Weber "Scalable Shared-Memory Multiprocessing". Morgan-Kaufmann, 1995.
- [KAIN96] R.Y. Kain, "Advanced Computer Architecture: A Systems Design Approach". Prentice-Hall, 1996.
- [GEIS94] A. Geist *et al.* "PVM: Parallel Virtual Machine - A Users' Guide and Tutorial for Networked Parallel Computing". The MIT Press, 1994.

  
Saturnio Vicente Pina

  
Fdo: Fernando Díaz  
DEPARTAMENTO DE ALGEBRA

  
D. Cruz  
Balcalls