

Septiembre 1.999

SISTEMAS DIGITALES AVANZADOS

Ingeniería Informática, 5º curso, 2º cuatrimestre, 6 créditos (3+3)

Profesores: Manuel Valencia Barrero y Jorge Juan Chico

Departamento de Tecnología Electrónica

1. CONTENIDOS:

En esta asignatura se tratarán aspectos avanzados de los sistemas digitales, como son la caracterización temporal, el análisis y verificación de gran exactitud a nivel lógico-temporal, la sincronización y arbitración para alta velocidad, el diseño sin reloj, la realización *hardware* avanzada (VLSI) de circuitos aritméticos, y las acciones de diseño de sistemas para baja potencia.

2. ACTIVIDADES:

La materia se cubrirá en clases **teóricas** y en clases **prácticas**. En éstas, que se pretenden desarrollar principalmente en laboratorio de CAD, se abordarán problemas de diseño o de simulación.

3. METODOLOGÍA DE EVALUACIÓN:

El sistema de evaluación contempla dos casos: *por curso* (que será el procedimiento normal, si el número de alumnos matriculados así lo permite) o *por prueba final*. La calificación por curso será exclusivamente durante el cuatrimestre en que se imparta la asignatura. En todo caso, será flexible para adaptarse a situaciones ahora no previstas.

La evaluación *por curso* genera **dos notas**, una teórica y otra práctica, de igual peso en la calificación final siempre que se obtenga más de un 3. La nota teórica se obtendrá de la evaluación continua mediante varios exámenes (3 a 5) distribuidos en el cuatrimestre, de corta duración (1 hora o menos), que se realizarán por escrito (probablemente tipo test) aproximadamente una semana después de terminar cada bloque temático significativo. La nota práctica se obtendrá de la evaluación de una memoria sobre un *trabajo final de prácticas* y, en su caso, tras la defensa oral del mismo. Este trabajo se planteará a cada alumno individualmente tras la realización del curso normal de prácticas. No habrá reserva de aprobados parciales ni en teoría ni en prácticas de una a la siguiente convocatoria.

La evaluación *por prueba final* consistirá en un único examen de toda la materia, con su parte de teoría y de prácticas.

4. PROGRAMA:

1. INTRODUCCIÓN

2. CARACTERIZACIÓN TEMPORAL

Caracterización de señales, de circuitos digitales con/sin memoria y de conexiones. Generación de las señales de reloj. Desajustes de reloj (*skew*, *jitter*). Distribución de reloj (*on chip*, *off chip*). Temporización síncrona de lazo abierto y de lazo cerrado.

3. VERIFICACIÓN Y ANÁLISIS TEMPORAL DE ALTA PRECISIÓN EN CMOS VLSI

La simulación temporal. El nivel de puertas: modelado de retraso, técnicas de simulación. El nivel de conmutación: modelos, particionado de circuitos, técnicas de simulación.

4. SINCRONIZACIÓN

Aspectos básicos. Metaestabilidad. Estructuras de sincronizadores y la estimación de la probabilidad de fallo. Diseño de arbitradores. Diseño de un arbitrador para bus de multiprocesadores de granularidad fina.

5. DISEÑO DE CIRCUITOS SIN RELOJ

Terminología y clasificaciones. Diseños asíncronos y autotemporizados. Protocolos de señalización. Diseño autotemporizado: arquitecturas, metodología y herramientas de diseño, aplicaciones. Otros circuitos sin reloj.

6. CIRCUITOS ARITMÉTICOS

Compromisos, costes y prestaciones. Sumadores en punto fijo. Multiplicadores en punto fijo. Divisores en punto fijo. Circuitos para aritmética en punto flotantes.

7. BAJA POTENCIA

Componentes del consumo de potencia. Estrategias para baja potencia. Nivel de software. Nivel arquitectural. Nivel RT. Nivel lógico. Técnicas de análisis de consumo de potencia.

PRÁCTICAS (según recursos)

* Entorno de diseño *Electric*

* Herramientas a nivel eléctrico. Caracterización temporal de puertas. Caracterización de metaestabilidad de biestables. Estimación de potencia en celdas básicas aritméticas.

* Herramientas de diseño. Realización de circuitos aritméticos desde VHDL y desde captura de esquemáticos. Si hay disponibilidad, implementación en FPGA y comprobación en laboratorio.

* Análisis temporal a nivel de puertas. Diseño de un simulador.