

**ARQUITECTURA DE SISTEMAS PARALELOS.
TERCER CURSO DE INGENIERIA TECNICA EN INFORMATICA DE
SISTEMAS**

**PLAN DE ORGANIZACIÓN DOCENTE DE LA ASIGNATURA.
CURSO: 2002/2003**

PROFESORES: Daniel Cagigas Muñiz.
Eduardo Díaz Delgado.
Rafael Paz Vicente.
José Luis Sevillano Ramos (Coordinador).

A) TEMARIO.

1. **Introducción a la asignatura.**
2. **Introducción a la arquitectura de computadores.**
 - Estructura interna.
 - Conexión externa: buses.
3. **Programación de procesadores.**
 - Modelo de programación.
 - Juego de instrucciones.
 - Representación de datos.
 - Programación a bajo nivel.
4. **Gestión de memoria.**
 - Jerarquía de memoria.
 - Memoria cache.
 - Memoria virtual.
5. **Introducción a los sistemas de entrada/salida.**
 - Mecanismos básicos: *polling*, interrupciones y DMA.
 - Dispositivos de entrada/salida básicos.
6. **Introducción al paralelismo.**
 - Paralelismo a nivel de instrucciones.
 - Sistemas multiprocesadores.

B) BIBLIOGRAFIA.

Básica:

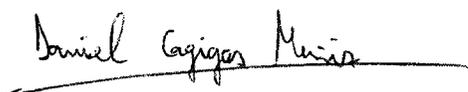
- J.L. Hennessy, D. Patterson, "Estructura y Diseño de Computadores". Ed. Reverte, 2000. (versión en castellano de la segunda edición de *Computer organization and design. The hardware/software interface*, Morgan-Kaufmann, 1998)
- K. Miller, "An Assembly Language Introduction to Computer Architecture: Using the Intel Pentium". Oxford University Press, 1999.
- W. Stallings, "Organización y Arquitectura de Computadores", (5ª Edición), Prentice-Hall, 2000.

Complementaria:

- Y.C. Liu, C.A. Gibson, "Arquitectura, programación y diseño de sistemas basados en microprocesadores". Anaya, 1990. (versión en castellano de la 2ª ed. en inglés, 1986).
- M.A. Rodríguez-Roselló, "8088-8086/8087. Programación en ensamblador en entorno MS-DOS". Anaya Multimedia, 1990.
- A.S. Tanenbaum, "Structured computer organization" (4ª ed.). Prentice-Hall, 1999. (existe versión en castellano).
- M. Thorne, "Computer Organization and Assembly Language Programming". Benjamin/Cummins, 1991 (Second Edition).

C) OBJETIVOS DE LA ASIGNATURA.

Introducción a la arquitectura de los computadores, incluyendo las técnicas de aumento de prestaciones basadas en el paralelismo. Se pondrá especial énfasis en la organización básica y la programación a bajo







nivel de estos sistemas, usando como ejemplo aquellos sistemas más habituales en nuestro entorno. Se concede especial protagonismo a las prácticas (obligatorias) que sirven como complemento imprescindible a los contenidos teóricos de la asignatura, así como de ampliación de determinados detalles prácticos.

D) PRACTICAS.

Se proponen cinco prácticas obligatorias. Sin embargo, las prácticas y su contenido pueden modificarse dependiendo de la disponibilidad de profesorado y material de laboratorio. En principio se plantean las siguientes:

1. Introducción a la programación en ensamblador.
2. Funciones para aritmética punto flotante.
3. Estudio de memorias cache.
4. Programación de un sistema de entrada/salida sobre arquitectura PC.
5. Estudio de un procesador segmentado.

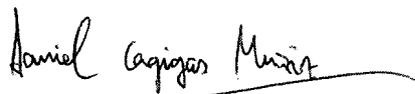
La asistencia al laboratorio y la entrega de las memorias correspondientes serán requisito indispensable para superar la asignatura.

E) EVALUACION.

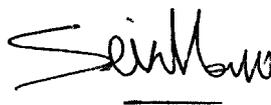
Por cada convocatoria habrá un examen que constará de dos partes, con un breve descanso entre ambas. En la primera parte, predominantemente teórica, no se podrá consultar ninguna documentación. Su duración será de aproximadamente 45-60 minutos, y su peso sobre la puntuación del examen será del 40%. La segunda parte tendrá un contenido práctico, durará unas 2,5-3 horas, y se podrá consultar aquella documentación que el alumno crea conveniente. También se indicará el mínimo a obtener en cada parte para superar la prueba.

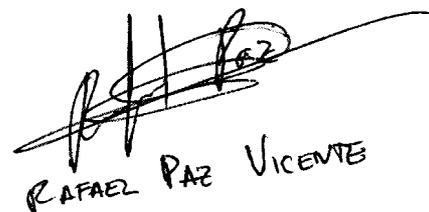
F) TUTORIAS.

Los profesores harán público su horario de tutorías. El profesor prestará atención al alumno en todas las cuestiones que conciernen a la asignatura, resolviendo las posibles dudas. Esta actividad no debe considerarse una "clase particular", por lo que se limitará a tratar aspectos previamente trabajados por el alumno.



DANIEL CAGIGAS MUÑIZ




RAFAEL PAZ VICENTE